



eD601P

硬件设计指南

V100R001C00

文档版本：02

发布日期：2025-07-14

成都鼎桥通信技术有限公司

网址: <https://www.td-tech.com>
客户服务电话: 400 060 0808

版权所有©成都鼎桥通信技术有限公司 2025。保留一切权利。
非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明

 TDTECH 和其他商标均为成都鼎桥通信技术有限公司的商标。
本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受成都鼎桥通信技术有限公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，成都鼎桥通信技术有限公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。



修订记录

日期	修订版本	修改章节	修改描述	作者
2025-7-14	V1.0		初始版本发布	张锐 zwx1080395

目 录

修订记录..... iii

1 产品描述..... 1

1.1 功能..... 1

1.2 应用场景..... 1

1.3 外观..... 1

1.4 规格与指标..... 2

2 硬件设计指南..... 4

2.1 外设接口.....4

2.2 引脚定义.....5

2.3 接口描述.....9

2.3.1 电源接口..... 9

2.3.2 控制信号接口..... 10

2.3.3 UART 接口* 11

2.3.4 USB 接口..... 12

2.3.5 LED 接口..... 12

2.3.6 RF 天线接口..... 14

2.3.7 测试点设计..... 15

2.4 射频特性* 15

2.4.1 工作频段..... 16

2.4.2 射频传导特性..... 17

2.5 电气特性..... 18

2.5.1 极限工作电压..... 18

2.5.2 工作和存储环境..... 19

2.5.3 功耗..... 19

2.5.4 模块静电放电特性..... 19

2.6 设计建议..... 19

2.6.1 ESD 设计建议..... 19

2.6.2 ESD 环境控制建议..... 20

2.6.3 高速信号走线建议..... 20

2.6.4 热设计..... 23

2.7 机械特性..... 23

2.7.1 模块结构图..... 23

文档版本 02 (2025-07-14)

版权所有©成都鼎桥通信技术有限公司

iv

2.7.2 包装..... 23

3 缩略语..... 24

1 产品描述

1.1 功能

PWL-W MINIPCI-E eD601P的主要功能，如下所示：

- 内置公安行业安全无线局域网加密模块；
- 提供miniPCle板卡形态的产品与方案；

1.2 应用场景

生态三方产品（核录桩、一体机等）通过内置eD601P模组接入PWL-W网络。

1.3 外观

外观

PWL-W MINIPCI-E eD601P的外观如下图所示。

图 1-1 eD601P 外观图



说明

上述实物图中，表面会有镭雕，镭雕信息会跟随生产批次变化。

1.4 规格与指标

项目	描述
尺寸	30 x 51mm，标准miniPCle尺寸
重量	≤15g（不含包装）
型号	eD601P
加密	支持加密卡
接口	MINIPCIE金手指
天线	2*2.4G+ 2*5G双频合路，IPEX座子
工作频段	2.4G: 2.412GHz~2.484GHz 5G: 4.9GHz~5.9GHz
无线速率	2.4G模式≤100Mbps；5G模式≤200Mbps
协议	PWL-W
功耗	≤4W
存储温度	-40℃~+85℃（95%无凝结）
存储湿度	5%~95%RH（不结霜）

项目	描述
工作温度	-10℃ ~ +45℃（需额外散热措施，增加散热片或导热到外壳）

2 硬件设计指南

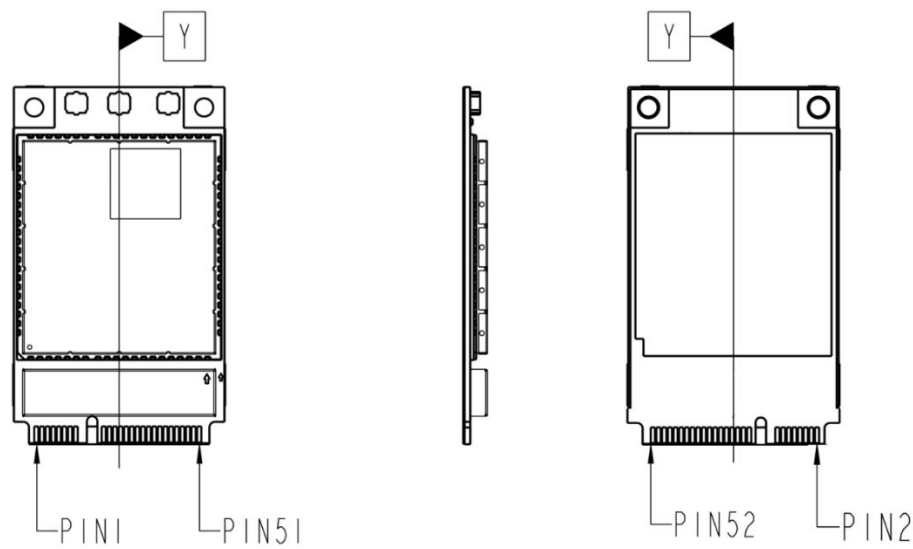
本文描述了 TD-TECH MINIPCIE 封装eD601P模块使用过程中的硬件应用接口和射频接口：

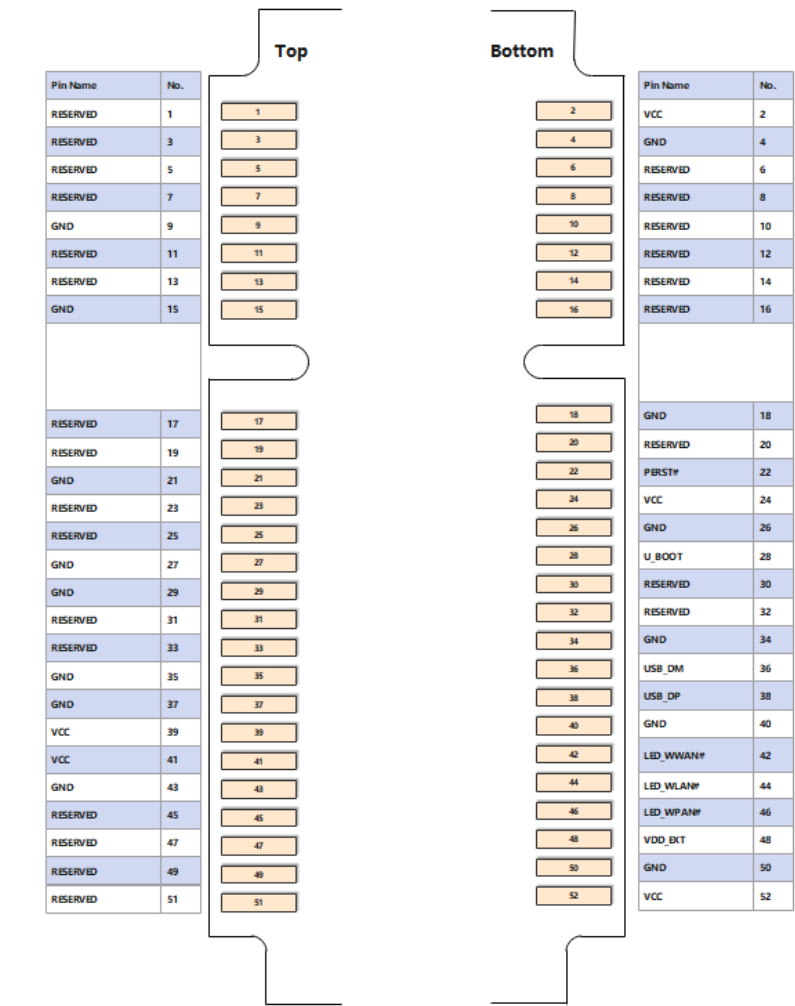
2.1 外设接口

接口	描述
UART	Debug UART*1
USB	USB2.0*1
天线	ANT*2
LED	LED GPIO*3
RST	PERST# IO*1

2.2 引脚定义

图 2-1 eD601P 的引脚示意图





引脚号	引脚名称	引脚类型	引脚描述	电压
1	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
2	VCC	PI	模块供电输入	3.4V~3.6V* 典型值：3.6V
3	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
4	GND	-	地	-
5	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
6	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
7	RESERVED	IO	预留引脚，不连接	3.3V

引脚号	引脚名称	引脚类型	引脚描述	电压
8	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
9	GND	-	地	-
10	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
11	RESERVED	AIO/IO	预留引脚，不连接	
12	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
13	RESERVED	AIO/IO	预留引脚，不连接	
14	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
15	GND	-	地	-
16	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
17	RESERVED	IO/AIO	预留引脚，不连接 DBG_TXD	1.8V
18	GND	-	地	-
19	RESERVED	IO/AIO	预留引脚，不连接 DBG_RXD	1.8V
20	RESERVED	I	预留引脚，不连接 usb_id*	3.3V
21	GND	-	地	-
22	PERST#	I	模块复位控制，低电平有效	3.3V
23	RESERVED	-	预留引脚，不连接	-
24	VCC	PI	模块供电输入	3.4V~3.6V* 典型值：3.6V
25	RESERVED	-	预留引脚，不连接	
26	GND	-	地	-
27	GND	-	地	-
28	U_BOOT/ SARADC_IN1	-	预留引脚，可不连接 用于固件烧录，拉低进入 Recover模式	1.8/3.3V
29	GND	-	地	-

引脚号	引脚名称	引脚类型	引脚描述	电压
30	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
31	RESERVED	-	预留引脚，不连接	-
32	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
33	RESERVED	-	预留引脚，不连接	-
34	GND	-	地	-
35	GND	-	地	-
36	USB_DM	AIO	USB差分数据-	
37	GND	-	地	-
38	USB_DP	AIO	USB差分数据+	
39	VCC	PI	模块供电输入	3.4V~3.6V* 典型值：3.6V
40	GND	-	地	-
41	VCC	PI	模块供电输入	3.4V~3.6V* 典型值：3.6V
42	GPIO-status1	O	状态指示(LED_WWAN#) GPIO3_D3_d 没有连上AP，输出1	1.8V*/3.3V(默认)
43	GND	-	地	-
44	GPIO-status2	O	状态指示(LED_WLAN#) GPIO4_B7_d 慢闪（频率0.5s on 0.5s off）表示正在连接中或者信号弱（低于-63dBm），连接AP成功，输出1	1.8V*/3.3V(默认)
45	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
46	GPIO-status3*	O	状态指示(LED_WPAN#) GPIO4_B0_d 暂未使用	1.8V*/3.3V(默认)
47	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)

引脚号	引脚名称	引脚类型	引脚描述	电压
48	VDD_EXT*	PO	模块IO电源域1.8V/3.3V对外输出；不用时悬空	1.8V*/3.3V(默认)
49	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
50	GND	-	地	-
51	RESERVED	IO	预留引脚，不连接	1.8V*/3.3V(默认)
52	VCC	PI	模块供电输入	3.4V~3.6V* 典型值：3.6V

 说明

- PI表示电源输入引脚；PO表示电源输出引脚；I表示数字信号输入引脚；O表示数字信号输出引脚；IO表示数据信号输入输出引脚；AI表示模拟信号输入引脚；AO表示模拟信号输出引脚；AIO表示模拟信号输入输出引脚；OD表示开漏引脚；OC表示开集引脚。
- RESERVED（预留）引脚，需要做悬空处理。
- 带“*”引脚表示正在开发中，功能还未完全实现，实际设计时请参考最新版本硬件设计指南。

2.3 接口描述

2.3.1 电源接口

模块电源接口包括：

- VCC：模块电源输入
- VDD_EXT：模块对外输出

表 2-1 电源接口引脚定义

引脚号	引脚名称	类型	描述	备注
2,24,39,41,52	VCC	PI	电源输入，VBAT电压上升时间必须大于100us	输入电压3.4V~3.6V，典型值3.6V
48	VDD_EXT*	PO	对外1.8V/3.3V输出，用于外部对接GPIO上拉或电平转换	输出电压：3.3V（默认） 输出能力：100mA

电源输入接口为VCC，输入电压3.4V~3.6V，典型值3.6V，需保证VCC供电电源输出能力大于等于3A。

为确保模块正常工作，需保证VCC引脚处实际输入电压维持在3.4V以上，否则可能会导致模块重启或者关机。

需要采用电流供给能力大于3A的电源转换器件进行供电。如果电源芯片输入电压与输出电压（VCC）压差较大，推荐采用DCDC。如果电源芯片输入电压与输出电压（VCC）压差较小，也可使用LDO。

为减小电压跌落，需在靠近模块VCC处放置一颗220uF铝电解电容或者低ESR的100uF储能电容，同时需在靠近模块VCC处放置多个低ESR的MLCC电容，如22uF、10uF、1uF、100nF、10nF、1nF、100pF、33pF等以减小干扰。

VDD_EXT：此引脚输出3.3V，负载能力100mA，用于外部电平转换或者对接的GPIO上拉。VDD_EXT在模块休眠状态下依旧会输出，对于低功耗产品需要注意VDD_EXT引脚的使用。VDD_EXT在模块关机状态下不输出。不使用时悬空。

2.3.2 控制信号接口

控制信号接口包括：

- PERST#

表 2-2 控制接口引脚定义

引脚号	引脚名称	类型	描述	典型值 (V)
22	PERST#	I	模块复位控制，低电平有效	1.8/3.3

PERST#引脚用于模块复位控制。
此引脚支持3.3V电平，低电平范围0~0.2V。
引脚逻辑如下：

- PERST#为高或悬空：模块正常工作。
- PERST#为低：模块复位。

图 2-2 PERST#引脚推荐电路 1

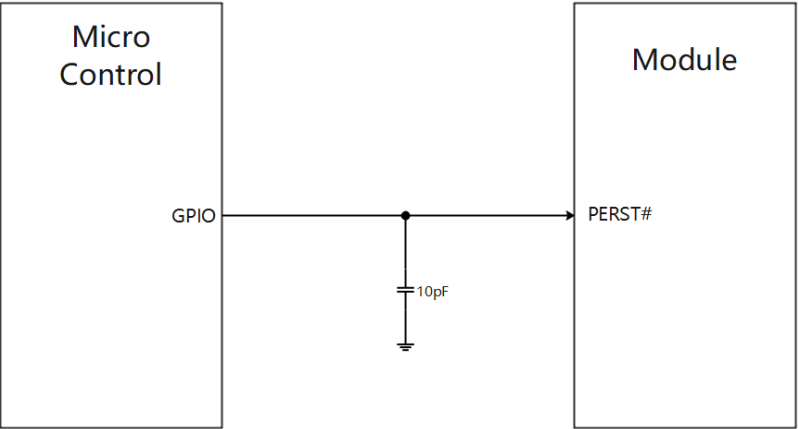
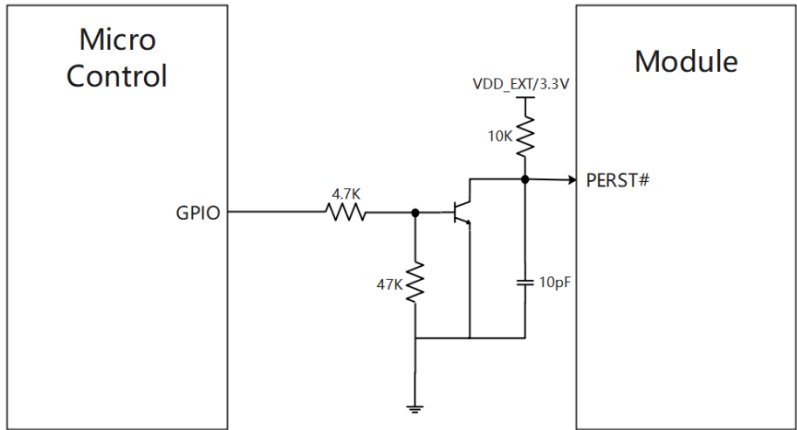


图 2-3 PERST#引脚推荐电路 2



说明

- 正常工作过程中需保证PERST#处于高电平或悬空状态。
- 引脚建议并联一个10-100pF电容，以避免误触发。建议布线在内层，四周包地，且走线长度尽量短，距离板边大于2.54mm。

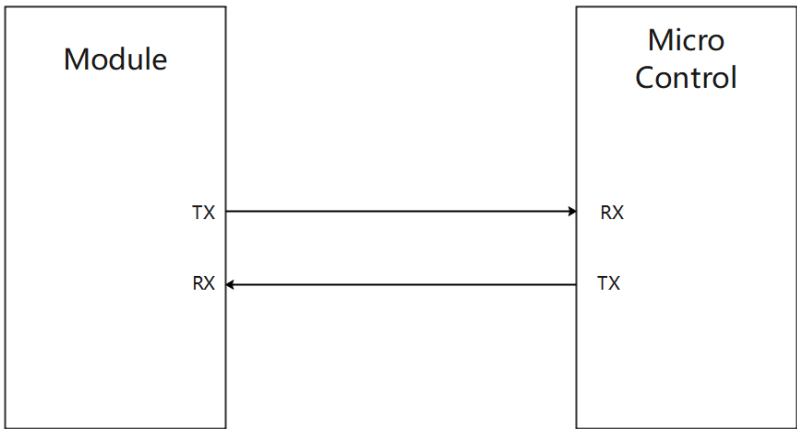
2.3.3 UART 接口*

模块提供一个Debug UART接口。

表 2-3 UART 接口引脚定义

引脚号	引脚名称	引脚类型	描述	典型值（V）
17	DBG_TXD	O	UART发送	1.8
19	DBG_RXD	I	UART接收	1.8

图 2-4 二线 UART 推荐电路



说明

- UART引脚电平为1.8V，注意电平匹配。
- UART信号若需外部上拉，上拉电阻值需大于20K。
- 如果不使用UART，请悬空相应引脚。

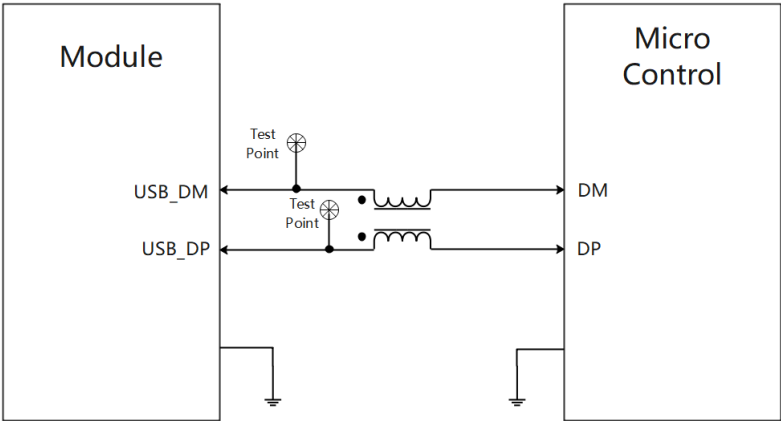
2.3.4 USB 接口

模块提供一个USB2.0接口。

表 2-4 USB 接口引脚定义

引脚号	引脚名称	引脚类型	描述	典型值（V）
36	USB_DM	AIO	USB2.0差分数据-	-
38	USB_DP	AIO	USB2.0差分数据+	-

图 2-5 USB2.0 推荐电路



说明

- USB2.0接口建议引出测试点，便于本地升级以及调试使用。
- 若使用USB连接器，需要在USB连接器处增加ESD器件，建议选取结电容小于0.15pF的ESD器件。
- USB2.0差分阻抗90欧姆，对内等长控制在10mil以内，建议内层走线，四面包地，走线不超过3个过孔，过孔旁需就近打1-2个地过孔到主地。

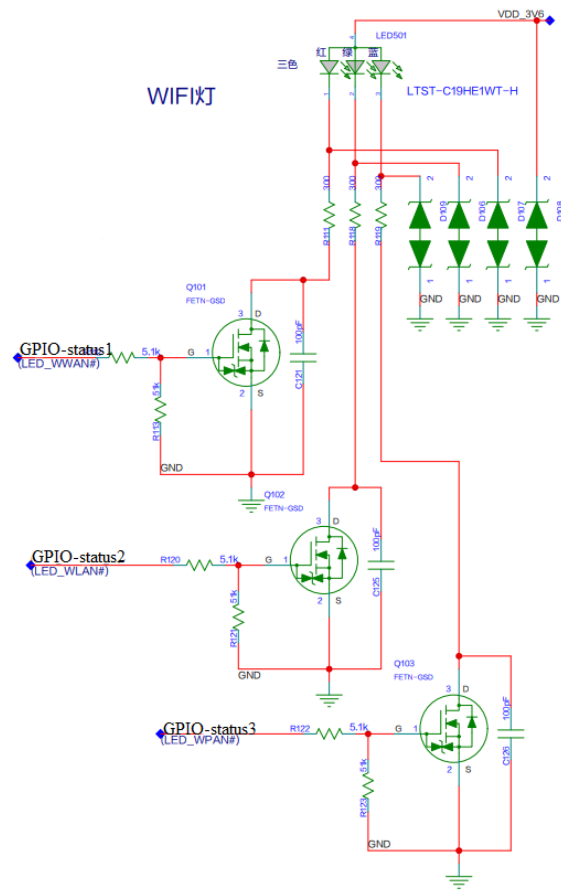
2.3.5 LED 接口

模块提供3个LED灯接口，用于状态指示。

表 2-5 LED 接口引脚定义

引脚号	引脚名称	描述	典型值 (V)
42	GPIO-status1	GPIO，状态指示(LED_WWAN#) GPIO3_D3_d; 没有连上AP时输出1，连接AP后输出0	3.3
44	GPIO-status2	GPIO，状态指示(LED_WLAN#) GPIO4_B7_d 慢闪（频率0.5s on 0.5s off）表示正在连接中或者信号弱（低于-63dBm），信号强常输出1	3.3
46	GPIO-status3*	GPIO，状态指示(LED_WPAN#) GPIO4_B0_d 当前版本未使用	3.3

图 2-6 LED 推荐设计电路



- 📖 说明
- 根据外部LED灯选型确认限流电阻阻值。
 - LED灯若暴露在壳外，需要在LED处增加ESD器件。
 - 如果不使用LED功能，此引脚请悬空。

2.3.6 RF 天线接口

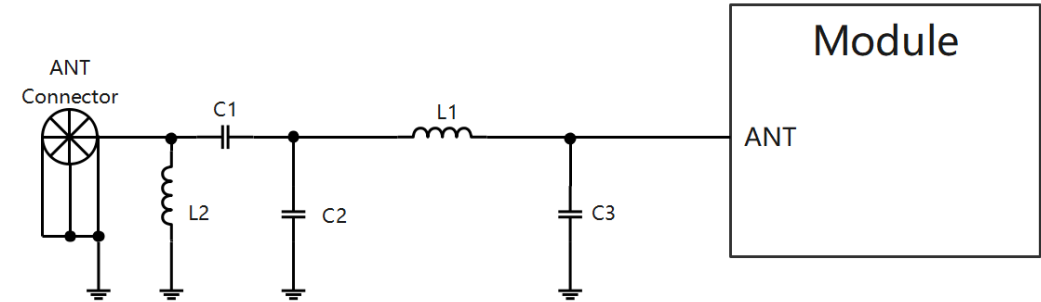
模块提供2个IPEX1代天线接口。

表 2-6 天线接口引脚定义

天线号	天线类型	频段
ANT0	TRX0	2.4G&5G双频
ANT1	TRX1	2.4G&5G双频

可直接从模块的IPEX接口引出天线，若需要在PCB板上转接，板上走线尽量短，并保证走线阻抗为50Ω。

图 2-7 天线走线推荐电路

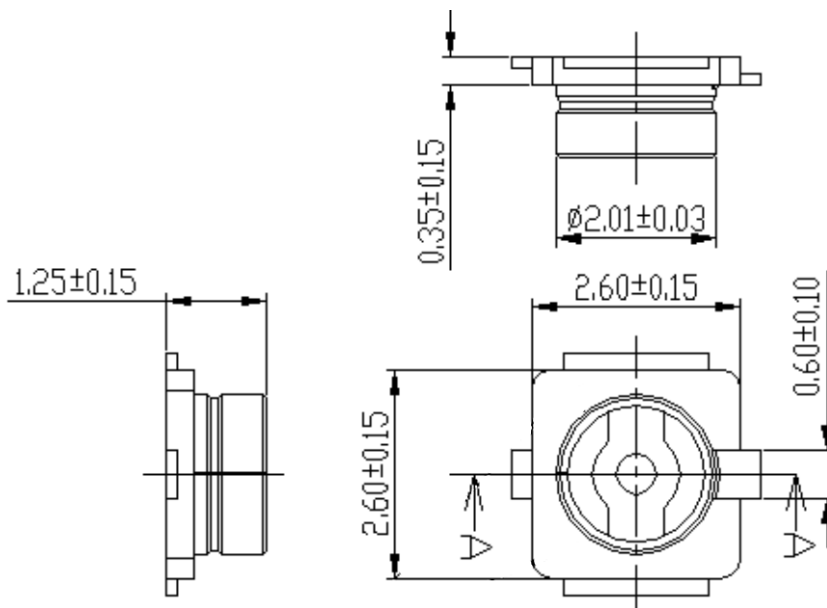


IPEX座子信息如下：

表 2-7 IPEX 座子信息

类型	型号	厂家	特征阻抗	频率范围
IPEX一代	818000368	电连技术股份有限公司	50Ω	DC~6GHz

图 2-8 IPEX 座子尺寸



说明

- 如上图所示为 π 型电路，如果走线较短，建议采用一个 π 型电路。如果走线较长，建议采用两个 π 型电路，其中一个 π 型电路靠近模块放置，另一个 π 型电路靠近天线接口放置。
- 初次贴片建议 $C1=33\text{pF}$ ， $C2=C3=\text{NC}$ ， $L1=0\text{ ohm}$ ， $L2=\text{NC}$ 。最终值请根据实际调试情况确定。
- USB、PERST#等高速以及敏感信号远离射频走线。
- 每个天线之间至少保持15dB的隔离度。

2.3.7 测试点设计

建议增加如下的测试点，以便于问题分析以及快速定位。

- 以下的测试点在客户单板上是必须的：
 - USB: USB为近端升级的途径，需要在DM/DP信号上增加测试点，且在DM/DP信号线增加一个0R电阻，必要时可断开此电阻连接电脑，用于分析。
 - PERST#: 复位信号，需要设计测试点。
 - VDD_EXT: 模块3.3V对外输出，需要设计测试点。
- 以下的测试点，客户可根据自身情况进行设计：
 - DBG_TXD / DBG_RXD: UART串口，Debug日志分析。

2.4 射频特性*

说明

- 测试数据基于开发板，TD实验室测得，因信道和模式较多，仅列出部分信道高速模数据。
- GA PWL标准认证要求对应的数据待刷新。

2.4.1 工作频段

模块RF频段如下表所示（当前为WIFI模式对应的信道和中心频点）

表 2-8 频段信息

频段-Channel	中心频点	频宽
Band2G4 CH1	2412MHz	20MHz
Band2G4 CH2	2417MHz	20MHz
Band2G4 CH3	2422MHz	20MHz
Band2G4 CH4	2427MHz	20MHz
Band2G4 CH5	2432MHz	20MHz
Band2G4 CH6	2437MHz	20MHz
Band2G4 CH7	2442MHz	20MHz
Band2G4 CH8	2447MHz	20MHz
Band2G4 CH9	2452MHz	20MHz
Band2G4 CH10	2457MHz	20MHz
Band2G4 CH11	2462MHz	20MHz
Band2G4 CH12	2467MHz	20MHz
Band2G4 CH13	2472MHz	20MHz
Band5G CH36	5180MHz	20MHz
Band5G CH40	5200MHz	20MHz
Band5G CH44	5220MHz	20MHz
Band5G CH48	5240MHz	20MHz
Band5G CH52	5260MHz	20MHz
Band5G CH56	5280MHz	20MHz
Band5G CH60	5300MHz	20MHz
Band5G CH64	5320MHz	20MHz
Band5G CH149	5745MHz	20MHz
Band5G CH153	5765MHz	20MHz
Band5G CH157	5785MHz	20MHz
Band5G CH161	5805MHz	20MHz
Band5G CH165	5825MHz	20MHz

2.4.2 射频传导特性

模块接收灵敏度如下表所示，测试条件为+25℃，供电电压3.6V。

表 2-9 接收灵敏度

频段	标准要求(dBm)	测试值 (dBm)
Band2G4 CH1 (ANT0,20 MHz, 11n MCS7)	< -64	-75
Band2G4 CH1 (ANT1,20 MHz, 11n MCS7)	< -64	-75
Band2G4 CH7 (ANT0,20 MHz, 11n MCS7)	< -64	-75
Band2G4 CH7 (ANT1,20 MHz, 11n MCS7)	< -64	-75
Band2G4 CH13 (ANT0,20 MHz, 11n MCS7)	< -64	-75
Band2G4 CH13 (ANT1,20 MHz, 11n MCS7)	< -64	-75
Band5G CH36 (ANT0,20 MHz, 11ac MCS9)	< -57	-70
Band5G CH36 (ANT1,20 MHz, 11ac MCS9)	< -57	-70
Band5G CH64 (ANT0,20 MHz, 11ac MCS9)	< -57	-70
Band5G CH64 (ANT1,20 MHz, 11ac MCS9)	< -57	-70
Band5G CH149 (ANT0,20 MHz, 11ac MCS9)	< -57	-70
Band5G CH149 (ANT1,20 MHz, 11ac MCS9)	< -57	-70
Band5G CH157 (ANT0,20 MHz, 11ac MCS9)	< -57	-70
Band5G CH157 (ANT1,20 MHz, 11ac MCS9)	< -57	-70
Band5G CH165 (ANT0,20 MHz, 11ac MCS9)	< -57	-70
Band5G CH165 (ANT1,20 MHz, 11ac MCS9)	< -57	-70

表 2-10 传导发射功率

频段	标准要求(dBm)	测试值 (dBm)
Band2G4 CH1 (ANT0,20 MHz, 11n MCS7)	10 – 20	14
Band2G4 CH1 (ANT1,20 MHz, 11n MCS7)	10 – 20	14

频段	标准要求(dBm)	测试值 (dBm)
Band2G4 CH7 (ANT0,20 MHz, 11n MCS7)	10 – 20	14
Band2G4 CH7 (ANT1,20 MHz, 11n MCS7)	10 – 20	14
Band2G4 CH13 (ANT0,20 MHz, 11n MCS7)	10 – 20	14
Band2G4 CH13 (ANT1,20 MHz, 11n MCS7)	10 – 20	14
Band5G CH36 (ANT0,20 MHz, 11ac MCS9)	10 – 20	14
Band5G CH36 (ANT1,20 MHz, 11ac MCS9)	10 – 20	14
Band5G CH64 (ANT0,20 MHz, 11ac MCS9)	10 – 20	14
Band5G CH64 (ANT1,20 MHz, 11ac MCS9)	10 – 20	14
Band5G CH149 (ANT0,20 MHz, 11ac MCS9)	10 – 20	14
Band5G CH149 (ANT1,20 MHz, 11ac MCS9)	10 – 20	14
Band5G CH157 (ANT0,20 MHz, 11ac MCS9)	10 – 20	14
Band5G CH157 (ANT1,20 MHz, 11ac MCS9)	10 – 20	14
Band5G CH165 (ANT0,20 MHz, 11ac MCS9)	10 – 20	14
Band5G CH165 (ANT1,20 MHz, 11ac MCS9)	10 – 20	14

2.5 电气特性

2.5.1 极限工作电压

表 2-11 输入电源要求

参数	描述	最小值	最大值	单位
VCC	外部电源输入	-0.3	5	V

 说明

模块输入电压不能超过此范围，否则会造成模块永久性损坏。

2.5.2 工作和存储环境

表 2-12 工作和存储温度以及湿度

参数	最小值	最大值
正常工作温度	-10℃	45℃
存储温度	-40℃	85℃
相对湿度	5%	95%

 说明

无额外散热情况下，环境温度到40℃会出现降速，需要底板设计额外散热措施，增加散热片或导热到外壳。

2.5.3 功耗

表 2-13 功耗

参数	描述	最小值	最大值
功耗	平均功耗	-	4W

2.5.4 模块静电放电特性

模块VCC/GND接口以及天线接口可承受接触放电±4kV，空气放电±8kV。

 说明

- 测试数据基于开发板。
- ESD防护等级与原理图PCB设计/器件选型强相关，具体可咨询FAE。

2.6 设计建议

2.6.1 ESD 设计建议

- 在制造、组装、包装、搬运和储存过程中应注意静电防护，以减少静电对模块的损害。

- USB口应增加防护器件进行静电保护，DM/DP信号选取结电容小于0.15pF的静电防护器件，同时在DM/DP信号上并联增加共模电感。
- 静电防护器件走线应遵循V型走线，不要走T型走线。
- 模块周边地保持完整，不要分割。

2.6.2 ESD 环境控制建议

- EPA（静电放电保护区）区域铺设防静电地板，并满足表面电阻、系统电阻大于等于 $1 \times 10^4 \Omega$ 且小于 $1 \times 10^9 \Omega$ 。
- EPA区域主接地系统接地良好，没有地线松动的现象，并且接地阻值满足小于 4Ω 。
- 操作静电敏感器件工作台设置公共接地点、手腕带插孔座并铺设防静电台垫，并且手腕带插孔座到公共接地点之间的阻值满足小于 4Ω ，防静电台垫的表面电阻、系统电阻小于 $1 \times 10^9 \Omega$ 。
- EPA 使用防静电双回路腕带，并且腕带插入了专用腕带插孔座，无鳄鱼夹接地现象。
- 静电敏感器件及其组件的加工设备、测试仪器、工具、装备都进行了可靠接地，指标要求：
 - 硬接地 $< 4 \Omega$
 - 软接地： $1 \times 10^5 \Omega \leq R_g < 1 \times 10^9 \Omega$
 - ICT夹具软接地部分： $1 \times 10^5 \Omega \leq \text{ICT夹具软接地电阻} < 1 \times 10^{11} \Omega$
 - 电烙铁容易氧化，接地电阻可接受范围 $< 20 \Omega$
- 设备、仪器、工具和工装上接触静电敏感器件的部分和靠近静电敏感器件的运动部件由防静电材料制成的并有良好的接地；非防静电材料部分进行了防静电处理措施，如涂防静电液、离子化（要求抽测摩擦电压： $< 100 \text{ V}$ ）。
- 生产设备上的关键部件（即直接接触静电敏感器件或与其距离小于30cm的部分），如传送带、传送链、导轮、SMT吸嘴等是否都是由防静电材料制成的，并有效的接地通路（要求抽测摩擦电压： $< 100 \text{ V}$ ）。
- 在接触IC、单板、模块等静电敏感器件、组件的过程中员工都正确佩戴了防静电腕带、防静电手套或指套，坐式作业员工要求必须佩带防静电腕带。
- 静电敏感器件及组件的包装盛放都有明显的防静电警示标识。
- 单板、IC等没有散乱堆放、裸露叠放或与其它静电源混放的现象。
- 在EPA外运输和存储静电敏感器件及组件采取有效的屏蔽措施。

2.6.3 高速信号走线建议

模块对外高速接口为USB2.0以及RF走线，注意事项如下：

- 差分信号对尽可能对称布线。
- 差分走线建议走PCB内层，四面包地处理。
- 高速信号打孔周围放置一个地过孔。
- 参考层不要被分割。

RF 走线建议

RF走线建议如下：

- RF走圆滑的弧线，不要走折线。
- RF走线进行包地处理，走线两边打上密集地孔。
- RF走线应遵循 50Ω ，此阻抗取决于走线宽度、板材介电常数、距离地平面距离等。下图展示了微带线以及带状线情况下 50Ω 阻抗匹配的情况。

图 2-9 微带线

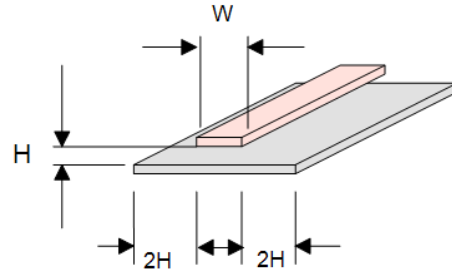


图 2-10 带状线

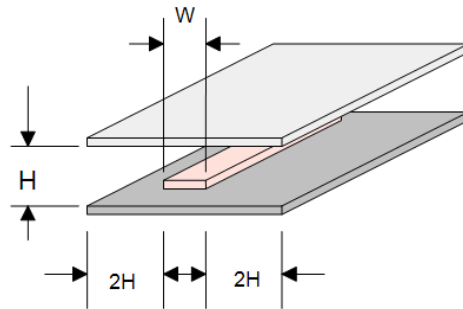


图 2-11 隔层参考设计

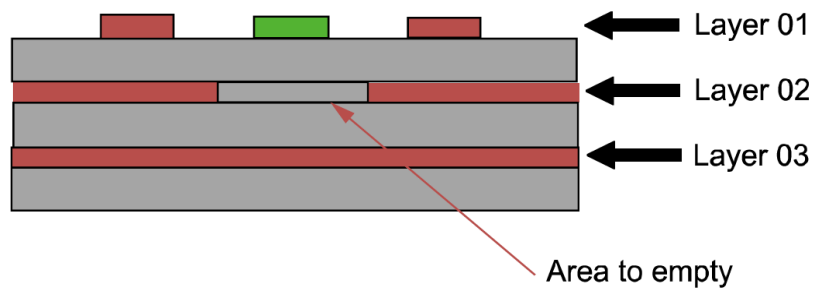
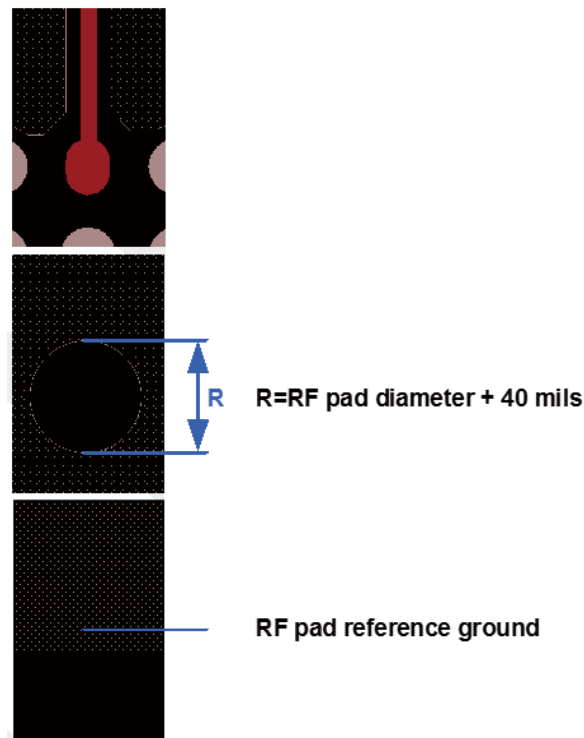


图 2-12 RF PAD 隔层参考示意图



可以使用阻抗模拟工具计算RF主焊盘的阻抗。如果射频走线阻抗小于 50Ω ，建议第二层挖空，第三层铺地处理。要挖空多少层取决于PCB介电常数、走线宽度以及走线距离地层的距离。最终目标是使RF主焊盘阻抗尽可能接近 50Ω 。

USB2.0 走线建议

USB2.0走线建议如下：

- USB差分走线满足 $90\Omega \pm 10\%$ 。
- USB的DM/DP之间走线长度差不超过20mil。
- USB2.0的DM/DP用于近端升级以及问题分析，建议增加测试点，测试点的建议如下：
 - 测试点应尽可能小（推荐尺寸25mil），两个测试点的距离尽可能近（推荐中心距50mil）。
 - 在USB2.0走线上引出测试点，不要单独拉出走线引出测试点，避免出现STUB。

图 2-13 USB2.0 测试点推荐布线方式

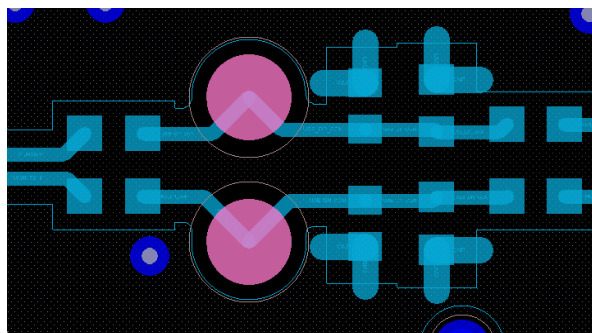
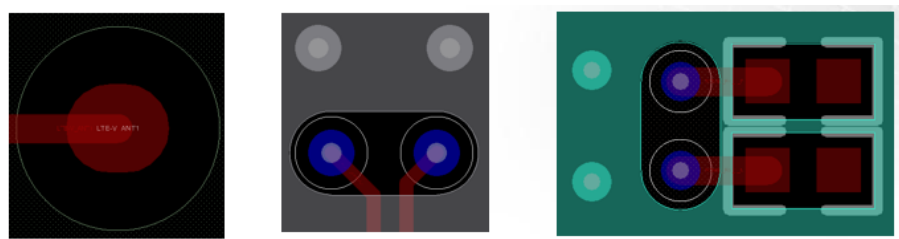


图 2-14 USB2.0 推荐走线方式



2.6.4 热设计

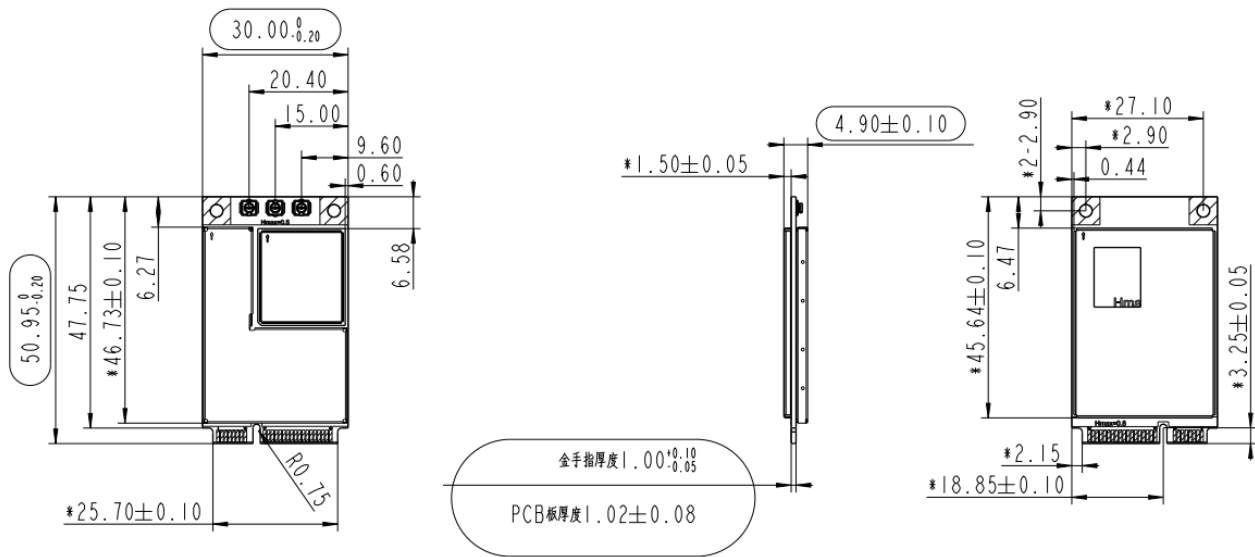
当模块需要以大功率发送，高速率接收或工作于高工作温度范围内时，为提高模块工作稳定性，有以下几点建议：

- 在结构允许的情况下，增加散热器。在散热器以及模块顶部之间增加导热材料，导热材料尽量薄（导热材料热传导系数大于3.0W/mK）。
- 必要的情况下，考虑主动散热措施。

2.7 机械特性

2.7.1 模块结构图

图 2-15 模块结构图(单位：mm)



2.7.2 包装

采用托盘包装，每25pcs为一盘，每4盘为一包，此为最小包装，合计100pcs。每大箱装入2包，每大箱共计200pcs。

3 缩略语

缩略语	英文全称	中文全称
EPA	Electrostatic Discharge Protected Area	静电放电保护工作区
ESD	Electrostatic Discharge	静电释放
GPIO	General-purpose I/O	通用输入输出
ICT	In-circuit testing	内电路测试
LDO	Low Dropout Regulator	低压差线性稳压器
LED	Light Emitting Diode	发光二极管
Mbps	Mega Bits Per Second	兆比特每秒
NC	Not Connected	无连接
PCB	Printed Circuit Board	印制线路板
RF	Radio Frequency	射频
RX	Receive	接收
TVS	Transient Voltage Suppressor	瞬态电压抑制器
TX	Transmit	发送
UART	Universal Asynchronous Receiver & Transmitter	通用异步收发传输器
USB	Universal Serial Bus	通用串行总线
V _{IH}	Input High Voltage Level	输入高电压电平
V _{IL}	Input Low Voltage Level	输入低电压电平
V _{OH}	Output High Voltage Level	输出高电压电平
V _{OL}	Output Low Voltage Level	输出低电压电平